

DIALOG(R) File 351:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rights reserved.

011062149 \*\*Image available\*\*

WPI Acc No: 1997-040074/199704

XRPX Acc No: N97-033553

Field emission type electron source mfg method e.g. for planar display element, high speed micro vacuum element - has projection part which serves as cathode and emits electrons when voltage is applied between it and gate electrode

Patent Assignee: MATSUSHITA DENKI SANGYO KK (MATU )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8298068	A	19961112	JP 95102744	A	19950426	199704 B

Priority Applications (No Type Date): JP 95102744 A 19950426

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8298068	A	22		H01J-001/30	

Abstract (Basic): JP 8298068 A

The mfg method involves formation of a step part (11) on an electrically conductive substrate (10) made of metal or semiconductor element. The upper part (13) of the step part inclines to lower part (12) with an acute angle to form a projection part (14) which serves as cathode.

A gate electrode (16a) is formed on the upper part through an insulating film (15A). Voltage is applied between the projection part and the gate electrode with higher potential being applied to the gate electrode. Thereby, electrons are emitted from projection part towards anode placed adjacent to gate electrode.

ADVANTAGE - Enables drastic reduction in gap between emitter electrode and gate electrode. Facilitates high density integration. Enables to control quantity and direction of electrons from cathode. Facilitates formation of cathode with uniform cross sectional shape.

Dwg.1/18

Title Terms: FIELD; EMIT; TYPE; ELECTRON; SOURCE; MANUFACTURE; METHOD; PLANE; DISPLAY; ELEMENT; HIGH; SPEED; MICRO; VACUUM; ELEMENT; PROJECT; PART; SERVE; CATHODE; EMIT; ELECTRON; VOLTAGE; APPLY; GATE; ELECTRODE

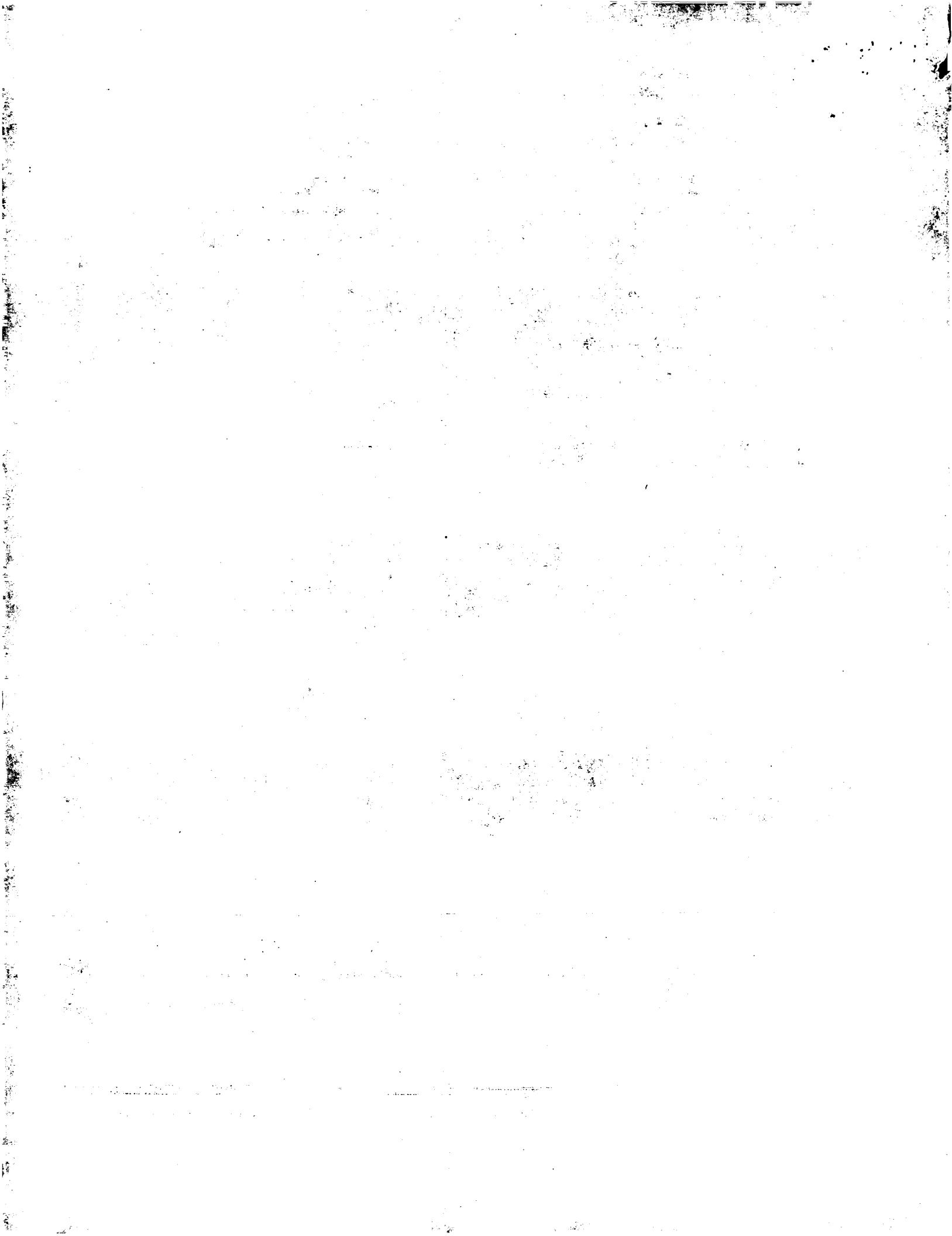
Derwent Class: V05; V08

International Patent Class (Main): H01J-001/30

International Patent Class (Additional): H01J-009/02; H01J-019/24; H01S-003/0959

File Segment: EPI

Manual Codes (EPI/S-X): V05-L01A3; V05-L05B5; V05-L05D1; V08-A02; V08-A04C



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-298068

(43)公開日 平成8年(1996)11月12日

(51)Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 01 J 1/30			H 01 J 1/30	B
				Z
	9/02		9/02	B
	19/24		19/24	
H 01 S 3/0959			H 01 S 3/09	C
				審査請求 未請求 請求項の数24 O L (全 22 頁)

(21)出願番号 特願平7-102744

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22)出願日 平成7年(1995)4月26日

(72)発明者 堀 義和

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

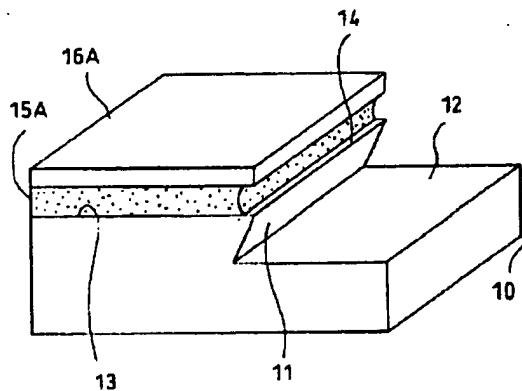
(74)代理人 弁理士 前田 弘 (外2名)

(54)【発明の名称】 電界放射型電子源及びその製造方法

(57)【要約】

【目的】 リフトオフプロセスを用いることなく、急峻な形状のエミッタ電極を有していると共にエミッタ電極とゲート電極との間隔がサブミクロンの精度で制御可能である電界放射型電子源を提供する。

【構成】 金属又は半導体による導電性基板10の上には、段差部11を介して低部表面12と高部表面13とが形成されており、高部表面13と段差部11との間に形成される鋭角な突出部14が陰極となる。高部表面13の上にはゲート絶縁膜15Aを介してゲート電極16Aが形成されている。陰極に対して正の電界をゲート電極16Aに印加すると、陰極である直線状の突出部14から電子が放射される。突出部14と対向するように設けられた図示しない陽極に、ゲート電極16Aに印加される電圧よりも高い正の電圧を印加することにより、陰極から放射された電子の大部分を陽極に到達させることができる。



## 【特許請求の範囲】

【請求項1】 基板上に段差部を介して形成された導電性の高部表面と、

前記高部表面と前記段差部との角部に形成された陰極と、

前記高部表面の上に絶縁層を介して形成され、前記陰極と対向し且つ前記陰極と電気的に絶縁されている電極とを備え、

前記陰極と前記電極との間に電圧が印加されると前記陰極から電子を放射することを特徴とする電界放射型電子源。

【請求項2】 基板上に段差部を介して形成された導電性の高部表面と、

前記高部表面と前記段差部との角部に形成された陰極と、

前記高部表面の上に第1の絶縁層を介して形成され、前記陰極と対向し且つ前記陰極と電気的に絶縁されている第1の電極と、

前記第1の電極の上に第2の絶縁層を介して形成され、前記第1の電極に対して独立に電圧が印加される第2の電極とを備え、

前記陰極と前記第1の電極との間に電圧が印加されると前記陰極から電子を放射することを特徴とする電界放射型電子源。

【請求項3】 前記高部表面は開口部を有し、前記陰極は前記高部表面における前記開口部に臨む部位と前記段差部との角部に形成されていることを特徴とする請求項1又は2に記載の電界放射型電子源。

【請求項4】 前記開口部の形状は円形又は多角形であり、

前記陰極は、前記開口部に沿って連続して形成されていることを特徴とする請求項3に記載の電界放射型電子源。

【請求項5】 前記高部表面は前記開口部内に突出する突部を有し、

前記陰極は、前記高部表面の突部と前記段差部との角部に形成されていることを特徴とする請求項3に記載の電界放射型電子源。

【請求項6】 前記第2の電極に一定の電圧を印加する一方、前記第1の電極に印加される電圧を変化させることにより、前記陰極から放射され前記第2の電極に向かう電子の量を変化させることを特徴とする請求項2に記載の電界放射型電子源。

【請求項7】 前記第1の電極に一定の電圧を印加する一方、前記第2の電極に印加される電圧を変化させることにより、前記陰極から放射される電子の量又は方向を変化させることを特徴とする請求項2に記載の電界放射型電子源。

【請求項8】 前記基板は結晶性の基板であり、前記陰極は、前記基板に対する結晶異方性エッチングに

よって前記高部表面と前記段差部との角度に鋭角に形成されていることを特徴とする請求項1又は2に記載の電界放射型電子源。

【請求項9】 前記高部表面は前記基板の(100)面に形成されており、

前記陰極は、前記基板に対する結晶異方性エッチングによって前記段差部に<011>方向に延びる(111)面が露出することにより、鋭角な断面形状を持つ線状に形成されていることを特徴とする請求項8に記載の電界放射型電子源。

【請求項10】 前記高部表面は前記基板の(100)面に形成されており、

前記陰極は、前記基板に対する結晶異方性エッチングによって前記段差部に<011>方向に延び且つ互いに直交する(111)面が露出することにより、鋭角な断面形状を持つ点状に形成されていることを特徴とする請求項8に記載の電界放射型電子源。

【請求項11】 基板上にそれぞれ段差部を介し且つ微小な間隔をおいて対向するように形成された導電性の一及び他の高部表面と、

前記一の高部表面と前記段差部との角部に形成された陰極と、

前記一の高部表面の上に絶縁層を介して形成された一の電極と、

前記他の高部表面の上に絶縁層を介して形成され、前記一の電極に対して独立に電圧が印加される他の電極とを備え、

前記陰極と前記一の電極との間に電圧が印加されると前記陰極から電子を放射することを特徴とする電界放射型電子源。

【請求項12】 前記他の電極に一定の電圧を印加する一方、前記一の電極に印加される電圧を変化させることにより、前記陰極から放射され前記他の電極に向かう電子の量を変化させることを特徴とする請求項11に記載の電界放射型電子源。

【請求項13】 前記一の電極に一定の電圧を印加する一方、前記他の電極に印加される電圧を変化させることにより、前記陰極から放射される電子の量又は方向を変化させることを特徴とする請求項11に記載の電界放射型電子源。

【請求項14】 基板上に一対の段差部を介して形成され、微小な間隔をおいて互いに対向する一対の導電性の高部表面と、

前記一対の高部表面と前記一対の段差部との角部にそれぞれ形成され同方向に延びる一対の陰極と、

前記一対の高部表面の上に絶縁層を介してそれぞれ形成された一対の電極とを備え、

前記一対の陰極と前記一対の電極との間に電圧が印加されると、前記一対の陰極からそれぞれ電子を放射することを特徴とする電界放射型電子源。

【請求項15】 基板上に一对の段差部を介して形成され、微小な間隔をおいて互いに対向する一对の導電性の高部表面と、

前記一对の高部表面と前記一对の段差部との角部にそれぞれ形成され同方向に延びる一对の陰極と、

前記一对の高部表面の上に第1の絶縁層を介してそれぞれ形成された一对の第1の電極と、

前記一对の第1の電極の上に第2の絶縁層を介してそれぞれ形成され、前記一对の第1の電極に対して独立に電圧が印加される一对の第2の電極とを備え、

前記一对の陰極と前記一对の第1の電極との間に電圧が印加されると、前記一对の陰極からそれぞれ電子を放射することを特徴とする電界放射型電子源。

【請求項16】 基板上に段差部を介してそれぞれ形成され且つマトリックスに配置された複数の導電性の高部表面と、

前記複数の高部表面と該高部表面と対応する前記段差部との角部にそれぞれ形成され、マトリックスに配置された複数の陰極と、

前記複数の高部表面の上に第1の絶縁層を介してそれぞれ形成され、前記複数の陰極と対応するようマトリックスに配置され、マトリックスの一方向に配置されたもの同士が互いに電気的に接続されていると共に前記複数の第1の電極に対して独立に電圧が印加される複数の第2の電極とを備え、

前記複数の陰極と前記複数の第1の電極との間に電圧が印加されると、前記複数の陰極からそれぞれ電子を放射することを特徴とする電界放射型電子源。

【請求項17】 基板上に段差部を介して形成され、マトリックスに配置された複数の開口部を有する導電性の高部表面と、

前記高部表面における前記複数の開口部に臨む部位と前記段差部との角部にそれぞれ形成され、マトリックスに配置された複数の陰極と、

前記高部表面の上に第1の絶縁層を介してそれぞれ形成され、マトリックスの一方向へ延び且つマトリックスの他方向へ並列された複数の第1の電極と、

前記複数の第1の電極の上に第2の絶縁層を介して形成され、マトリックスの他方向へ延び且つマトリックスの一方向へ並列され、前記複数の第1の電極に対して独立に電圧が印加される複数の第2の電極とを備え、

前記複数の陰極と前記複数の第1の電極との間に電圧が印加されると、前記複数の陰極からそれぞれ電子が放射されることを特徴とする電界放射型電子源。

【請求項18】 導電性基板上に絶縁層を介して導電性

膜を形成する導電性膜形成工程と、

前記導電性膜をエッチングによって所定形状に加工することにより、前記導電性膜よりなる電極を形成する電極形成工程と、

前記導電性基板における前記電極から露出した領域に対してエッチングを行なって段差部を形成することにより、前記導電性基板上に前記段差部を介して形成された導電性の高部表面と前記段差部との角部に陰極を形成する陰極形成工程とを備えていることを特徴とする電界放射型電子源の製造方法。

【請求項19】 導電性基板上に第1の絶縁層を介して第1の導電性膜を形成する第1導電性膜形成工程と、

前記第1の導電性膜の上に第2の絶縁層を介して第2の導電性膜を形成する第2導電性膜形成工程と、

前記第2の導電性膜及び第1の導電性膜をエッチングによって所定形状に加工することにより、前記第1の導電性膜よりなる第1の電極及び前記第2の導電性膜よりなる第2の電極をそれぞれ形成する電極形成工程と、

前記導電性基板における前記第2の電極から露出した領域に対してエッチングを行なって段差部を形成することにより、前記導電性基板上に前記段差部を介して形成された導電性の高部表面と前記段差部との角部に陰極を形成する陰極形成工程とを備えていることを特徴とする電界放射型電子源の製造方法。

【請求項20】 前記陰極形成工程は、前記エッチングとして基板表面に垂直な方向に対して傾斜する方向から方向異方性エッチングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を有することを特徴とする請求項18又は19に記載の電界放射型電子源の製造方法。

【請求項21】 前記導電性基板は結晶性の基板であり、

前記陰極形成工程は、前記エッチングとしては結晶異方性エッチングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を含む結晶異方性エッチングを有することを特徴とする請求項18又は19に記載の電界放射型電子源の製造方法。

【請求項22】 前記導電性基板は結晶性の基板であり、

前記陰極形成工程は、前記エッチングとして、基板表面に垂直な方向に対して傾斜する方向から方向異方性エッチングを行なった後、結晶異方性エッチングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を有することを特徴とする請求項18又は19に記載の電界放射型電子源の製造方法。

【請求項23】 前記導電性基板はシリコンよりなり、前記陰極形成工程は、前記導電性基板における前記電極から露出した領域に対してエッチングを行なって前記導電性基板上に段差部を形成する工程と、前記段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン

膜を形成する工程と、前記酸化シリコン膜を除去することにより前記高部表面と前記段差部との角部に急峻な断面形状を持つ陰極を形成する工程とを有することを特徴とする請求項18又は19に記載の電界放射型電子源の製造方法。

【請求項24】 前記導電性基板は、表面にシリコン層が形成された基板よりなり、前記陰極形成工程は、前記導電性基板の前記シリコン層における前記電極から露出した領域に対してエッティングを行なって前記シリコン層に段差部を形成する工程と、前記段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン膜を形成する工程と、該酸化シリコン膜を除去することにより前記高部表面と前記段差部との角部に急峻な断面形状を持つ陰極を形成する工程とを有することを特徴とする請求項18又は19に記載の電界放射型電子源の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】 本発明は、自発光の平面型表示素子、超高速の微小真空素子又は電子線励起の固体レーザ等への応用が期待される冷電子源である電界放射型電子源に関し、特に、既存のシリコン等の半導体プロセスとの整合性及び素子の均一性に加え、かつ集積化及び低電圧化が実現可能な電界放射型電子源に関するものである。

##### 【0002】

【従来の技術】 半導体に対する微細加工技術の進展により、微小な電界放射型電子源の形成が可能となった。スピントラがコーン型(錐型)の電界放射型電子源を提案し、微小な電界放射型電子源が注目されるに至っている(参考文献1: C. A. Spindt, J. Appl. Phys. Vol. 39, p. 3504 (1968))。

【0003】 以下、第1の従来例として、スピントの提案した電界放射型電子源の構造及び製造方法について図14を参照しながら説明する。

【0004】 まず、図14(a)に示すように、シリコンよりなる導電性基板101上に絶縁層102及び金属よりなるゲート電極103を順次形成した後、ゲート電極103及び絶縁層102に円形の小穴104を通常のフォトリソプロセスによって形成する。

【0005】 次に、図14(b)に示すように、アルミナ等よりなる犠牲層105を導電性基板101に対して浅い角度で蒸着する。この工程によりゲート口径は縮小すると共にゲート電極103は犠牲層105に覆われる。

【0006】 次に、図14(c)に示すように、エミッタ電極となるモリブデン等の金属106を導電性基板101に対して垂直方向から蒸着する。このようにすると、ゲート口は蒸着の進展に伴って小さくなるので、小穴104の内部に円錐形状のエミッタ電極(陰極)107が形成される。

7が形成される。

【0007】 次に、図14(d)に示すように、犠牲層105をウェットエッティングによりリフトオフして不要の金属106を除去する。

【0008】 この電界放射型電子源は、ゲート電極103によってエミッタ電極107の先端から電子を真空中に引き出し、引き出した電子をエミッタ電極107と対向するように設けられたアノード電極(陽極)(図示は省略している)により受けることによって動作する。

10 【0009】 また、第1の従来例と同様の底型構造であって、シリコンの結晶異方性エッティング又は異方性ドライエッティングと熱酸化とを用いて先端形状がより鋭いエミッタ電極を形成する方法が提案されている(参考文献2: H. F. Gray et al., IEDM Tech. Dig. p. 776, (1986)、及び参考文献3: 別井、1990年秋季信学全大論文集5、SC-8-2(1990))。

【0010】 以下、第2の従来例として別井らの提案した電界放射型電子源の構造及び作製方法について図15を参照しながら説明する。

20 【0011】 まず、図15(a)に示すように、シリコンよりなる導電性基板111上に酸化シリコン膜112を形成した後、該酸化シリコン膜112に対してフォトリソプロセスを施すことにより、図15(b)に示すように、円盤状のエッティングマスク113を作製する。

【0012】 次に、導電性基板111に対してエッティングマスク113を用いてサイドエッティングを伴う条件でドライエッティングを行なうことにより、図15(c)に示すように、エッティングマスク113の下側に先端部が細い立体形状体114を形成する。その後、立体形状体114に対して熱酸化を施すことにより、立体形状体114を、内部のシリコンよりなるコーン形状体115と外部の熱酸化膜116とからなる構造に変化させる。

30 【0013】 次に、図15(d)に示すように、絶縁膜117となる酸化シリコン、及びゲート電極118となる金属を、導電性基板111の表面に対して垂直方向から真空蒸着することにより、導電性基板111の上におけるエッティングマスク113の周辺部及びエッティングマスク113の上に付着させる。

【0014】 次に、導電性基板111を硫酸の水溶液に40 浸すことにより、コーン形状体115の周辺部の熱酸化膜116を除去する共に、絶縁膜及び金属膜が付着したエッティングマスク113をリフトオフにより除去すると、図15(e)に示すように、コーン形状体115よりなるエミッタ電極が形成され、スピント型と類似の構造を有する電界放射型電子源を得ることができる。

【0015】 この電界放射型電子源は、第1の従来例と同様、ゲート電極118によってエミッタ電極115の先端から電子を真空中に引き出し、引き出した電子をエミッタ電極115と対向するように設けられたアノード電極(陽極)(図示は省略している)により受けること

7 によって動作する。

【0016】これに対して、平面構造の電界放射型電子源も提案されており(参考文献4:伊藤ら、真空34巻P.867(1991))、この平面型の電子源においては、エミッタ電極、ゲート電極及びアノード電極等を同一の基板上に形成できるので、素子構造等に関する自由度が大きくまた容量が小さいことなどの理由により、超高速電子への応用が期待されている。

【0017】以下、第3の従来例として、参考文献4に示されている平面構造の電界放射型電子源について図16及び図17を参照しながら説明する。

【0018】図16に示すように、第3従来例の電界放射型電子源は、石英よりなる導電性基板121と、該導電性基板121の上に形成された帯状のゲート電極122Aと、ゲート電極122Aと対向するように形成された櫛形状の金属箔よりなるエミッタ電極123Aとを備えている。

【0019】第3の従来例に係る電界放射型電子源は次のようにして製造される。すなわち、図17(a)に示すように、石英よりなる導電性基板121にエミッタ電極となるW膜123Bを堆積した後、図17(b)に示すように、レジストパターン124をマスクとしてW膜123BをRIEにより所定の形状に加工する。その後、図17(c)に示すように、導電性基板121を弗酸の水溶液によってエッティングする。

【0020】次に、ゲート電極となる金属膜122Bを真空蒸着した後、図17(d)に示すように、レジストパターン124の上に付着した金属膜122Bをリフトオフする。その後、図17(e)に示すように、フォトリソプロセスによりレジストパターン125を形成した後、該レジストパターン125をマスクとして金属膜122Bに対してウェットエッティングを行なうことにより、ゲート電極122Aを形成する。その後、図17(f)に示すように、フォトリソプロセスによりレジストパターン126を形成した後、該レジストパターン126をマスクとしてW膜123Bに対してウェットエッティングを行なうことにより、櫛形状のエミッタ電極123Aを形成する。その後、レジストパターン126を除去すると、図17(g)に示すような平面構造の電界放射型電子源が完成する。

【0021】また、本発明者は、先に、シリコン基板を用いた平面構造のカクテルグラス構造の電界放射電子源を提案した(参考文献5:堀ら、信学技報ED94-95,p.1(1994-12))。シリコン基板上に形成される電界放射型電子源はLSI等と一体集積化が可能であり新たな用途も期待できる。

【0022】以下、第4の従来例として、参考文献5に示されている、シリコン基板上に形成されたカクテル構造を持つ平面構造の電界放射型電子源について図17を参照しながら説明する。

【0023】まず、図18(a)に示すように、シリコンよりなる導電性基板131の表面に酸化シリコン膜を形成した後、該酸化シリコン膜に対してエッティングを行なうことにより、サブミクロノ口径のドットマスク132を作製する。その後、ドットマスク132を用いて導電性基板131に対してドライエッティングを行なうことにより、図18(b)に示すように、導電性基板131の表面に対して垂直なシリコンよりなる柱状構造体133を形成する。

【0024】次に、柱状構造体133の側面に対して異方性エッティングを施すことにより、図18(c)に示すように、(331)面を含む結晶面を側面として有する逆円錐台状の上部134Aと円錐台状の下部134Bとからなるカクテルグラス状構造体を形成した後、図18(d)に示すように、前記カクテルグラス状構造体の上にゲート電極となる金属膜135及び絶縁膜136を真空蒸着する。

【0025】次に、導電性基板131を弗酸の水溶液に浸漬してドットマスク132をリフトオフすることにより、ドットマスク132の上に付着した絶縁膜136及び金属膜135を除去すると、図18(e)に示すように、上部134A及び下部134Bよりなるエミッタ電極の上部134Aのエッジ部137から電子を放射するカクテルグラス型の電界放射型電子源が完成する。

【0026】  
【発明が解決ようとする課題】第1及び第2の従来例に係る電界放射型電子源によると、コーン型のエミッタ電極を高密度に集積化することが可能であり、また、エミッタ電極の先端の曲率半径として20nm程度が得られるので、低電圧で大電流の電子源が実現可能である。

【0027】しかしながら、第1の従来例によると、金属蒸着によりエミッタ電極107を形成するため、エミッタ電極107の形状、特に先端部の形状が素子の中央部と周辺部において必然的に異なるので、電界放射型電子源が一定以上の面積になると、均一な性能を得ることができないという問題がある。また、犠牲層105をリフトオフする必要があり、エッティング溶液中にダストが浮遊するので通常の半導体プロセスにおいては使用しないリフトオフが避けられないという問題がある。

【0028】第2の従来例によると、コーン形状体115よりなるエミッタ電極の形状が熱酸化膜116に対するドライエッティングの条件に左右されるので、エミッタ電極の形状の面内バラツキを避けることができないという問題がある。また、ゲート電極118の形成に蒸着法及びリフトオフプロセスを用いるため、ゲート電極118のエッジ部の形状が均一でなくなると共に、第1の従来例と同様、電界放射型電子源が一定以上の面積になると、均一な性能を得ることができないという問題、及びリフトオフが避けられないという問題がある。さらに、ゲート口径がフォトリソの解像限界に制約されるので、

低電圧化のためには電子ビーム露光やX線露光という高価な装置を使用しなければならないという問題もある。

【0029】第3の従来例によると、通常のフォトリソ技術が使用でき、またエミッタ電極122Aとゲート電極123Aとの距離がサブミクロン程度まで容易に制御できるので、素子構造の再現性及び均一性が高いという特徴がある。

【0030】ところが、第3の従来例によると、エミッタ電極122Aの先端の曲率半径が約40nmであるため、動作電圧が比較的高いという問題がある。また、金属膜122Bの真空蒸着及びレジストパターン124に対するリフトオフプロセスが避けられないという問題がある。

【0031】第4の従来例によると、カクテルグラス状構造体よりなるエミッタ電極の上部134Aのエッジ部137の形状が急峻であると共に再現性の高いエミッタ電極を実現することができる上に、動作電圧が低いという特徴を有している。

【0032】しかしながら、金属膜135及び絶縁膜136の真空蒸着及びドットマスク132に対するリフトオフプロセスが避けられないという問題がある。

【0033】以上説明したように、従来の電界放射型電子源においては、金属の蒸着及びこれに伴うリフトオフプロセスが避けられないという問題があった。

【0034】前記に鑑み、本発明は、通常のフォトリソプロセス及び半導体プロセスにより容易に製造が可能であり、特にリフトオフプロセスを用いることなく、急峻な形状のエミッタ電極を有していると共にエミッタ電極とゲート電極との間隔がサブミクロンの精度で制御可能である電界放射型電子源及びその製造方法を提供することを目的とする。

【0035】

【課題を解決するための手段】前記の目的を達成するため、請求項1の発明は、電界放射型電子源を、基板上に段差部を介して形成された導電性の高部表面と、前記高部表面と前記段差部との角部に形成された陰極と、前記高部表面の上に絶縁層を介して形成され、前記陰極と対向し且つ前記陰極と電気的に絶縁されている電極とを備え、前記陰極と前記電極との間に電圧が印加されると前記陰極から電子を放射する構成とするものである。

【0036】請求項2の発明は、電界放射型電子源を、基板上に段差部を介して形成された導電性の高部表面と、前記高部表面と前記段差部との角部に形成された陰極と、前記高部表面の上に第1の絶縁層を介して形成され、前記陰極と対向し且つ前記陰極と電気的に絶縁されている第1の電極と、前記第1の電極の上に第2の絶縁層を介して形成され、前記第1の電極に対して独立に電圧が印加される第2の電極とを備え、前記陰極と前記第1の電極との間に電圧が印加されると前記陰極から電子を放射する構成とするものである。

【0037】請求項3の発明は、請求項1又は2の構成に、前記高部表面は開口部を有し、前記陰極は前記高部表面における前記開口部に臨む部位と前記段差部との角部に形成されている構成を付加するものである。

【0038】請求項4の発明は、請求項3の構成に、前記開口部の形状は円形又は多角形であり、前記陰極は、前記開口部に沿って連続して形成されている構成を付加するものである。

【0039】請求項5の発明は、請求項3の構成に、前記高部表面は前記開口部内に突出する突部を有し、前記陰極は、前記高部表面の突部と前記段差部との角部に形成されている構成を付加するものである。

【0040】請求項6の発明は、請求項2の構成に、前記第2の電極に一定の電圧を印加する一方、前記第1の電極に印加される電圧を変化させることにより、前記陰極から放射され前記第2の電極に向かう電子の量を変化させる構成を付加するものである。

【0041】請求項7の発明は、請求項2の構成に、前記第1の電極に一定の電圧を印加する一方、前記第2の電極に印加される電圧を変化させることにより、前記陰極から放射される電子の量又は方向を変化させる構成を付加するものである。

【0042】請求項8の発明は、請求項1又は2の構成に、前記基板は結晶性の基板であり、前記陰極は、前記基板に対する結晶異方性エッティングによって前記高部表面と前記段差部との角度に鋭角に形成されている構成を付加するものである。

【0043】請求項9の発明は、請求項8の構成に、前記高部表面は前記基板の(100)面に形成されており、前記陰極は、前記基板に対する結晶異方性エッティングによって前記段差部に<011>方向に延びる(111)面が露出することにより鋭角な断面形状を持つ線状に形成されている構成を付加するものである。

【0044】請求項10の発明は、請求項8の構成に、前記高部表面は前記基板の(100)面に形成されており、前記陰極は、前記基板に対する結晶異方性エッティングによって前記段差部に<011>方向に延び且つ互いに直交する(111)面が露出することにより、鋭角な断面形状を持つ点状に形成されている構成を付加するものである。

【0045】請求項11の発明が講じた解決手段は、電界放射型電子源を、基板上にそれぞれ段差部を介し且つ微小な間隔を有して対向するように形成された導電性の一及び他の高部表面と、前記一の高部表面と前記段差部との角部に形成された陰極と、前記一の高部表面の上に絶縁層を介して形成された一の電極と、前記他の高部表面の上に絶縁層を介して形成され、前記一の電極に対して独立に電圧が印加される他の電極とを備え、前記陰極と前記一の電極との間に電圧が印加されると前記陰極から電子を放射する構成とするものである。

【0046】請求項12の発明は、請求項11の構成に、前記他の電極に一定の電圧を印加する一方、前記一の電極に印加される電圧を変化させることにより、前記陰極から放射される前記他の電極に向かう電子の量を変化させる構成を付加するものである。

【0047】請求項13の発明は、請求項11の構成に、前記一の電極に一定の電圧を印加する一方、前記他の電極に印加される電圧を変化させることにより、前記陰極から放射される電子の量又は方向を変化させる構成を付加するものである。

【0048】請求項14の発明が講じた解決手段は、電界放射型電子源を、基板上に一対の段差部を介して形成され、微小な間隔をおいて互いに対向する一対の導電性の高部表面と、前記一対の高部表面と前記一対の段差部との角部にそれぞれ形成され同方向に延びる一対の陰極と、前記一対の高部表面の上に絶縁層を介してそれぞれ形成された一対の電極とを備え、前記一対の陰極と前記一対の電極との間に電圧が印加されると、前記一対の陰極からそれぞれ電子を放射する構成とするものである。

【0049】請求項15の発明が講じた解決手段は、電界放射型電子源を、基板上に一対の段差部を介して形成され、微小な間隔をおいて互いに対向する一対の導電性の高部表面と、前記一対の高部表面と前記一対の段差部との角部にそれぞれ形成され同方向に延びる一対の陰極と、前記一対の高部表面の上に第1の絶縁層を介してそれぞれ形成された一対の第1の電極と、前記一対の第1の電極の上に第2の絶縁層を介してそれぞれ形成され、前記一対の第1の電極に対して独立に電圧が印加される一対の第2の電極とを備え、前記一対の陰極と前記一対の第1の電極との間に電圧が印加されると、前記一対の陰極からそれぞれ電子を放射する構成とするものである。

【0050】請求項16の発明が講じた解決手段は、電界放射型電子源を、基板上に段差部を介してそれぞれ形成され且つマトリックスに配置された複数の導電性の高部表面と、前記複数の高部表面と該高部表面と対応する前記段差部との角部にそれぞれ形成され、マトリックスに配置された複数の陰極と、前記複数の高部表面の上に第1の絶縁層を介してそれぞれ形成され、前記複数の陰極と対応するようマトリックスに配置され、マトリックスの一方向に配置されたもの同士が互いに電気的に接続されている複数の第1の電極と、前記複数の第1の電極の上に第2の絶縁層を介してそれぞれ形成され、前記複数の陰極と対応するようマトリックスに配置され、マトリックスの他方向に配置されたもの同士が互いに電気的に接続されていると共に前記複数の第1の電極に対して独立に電圧が印加される複数の第2の電極とを備え、前記複数の陰極と前記複数の第1の電極との間に電圧が印加されると、前記複数の陰極からそれぞれ電子を放射する構成とするものである。

(7) 12  
【0051】請求項17の発明が講じた解決手段は、電界放射型電子源を、基板上に段差部を介して形成され、マトリックスに配置された複数の開口部を有する導電性の高部表面と、前記高部表面における前記複数の開口部に臨む部位と前記段差部との角部にそれぞれ形成され、マトリックスに配置された複数の陰極と、前記高部表面の上に第1の絶縁層を介してそれぞれ形成され、マトリックスの一方向へ延び且つマトリックスの他方向へ並列された複数の第1の電極と、前記複数の第1の電極の上に第2の絶縁層を介して形成され、マトリックスの他方向へ延び且つマトリックスの一方向へ並列され、前記複数の第1の電極に対して独立に電圧が印加される複数の第2の電極とを備え、前記複数の陰極と前記複数の第1の電極との間に電圧が印加されると、前記複数の陰極からそれぞれ電子が放射される構成とするものである。

【0052】請求項18の発明が講じた解決手段は、電界放射型電子源の製造方法を、導電性基板上に絶縁層を介して導電性膜を形成する導電性膜形成工程と、前記導電性膜をエッティングによって所定形状に加工することにより、前記導電性膜よりなる電極を形成する電極形成工程と、前記導電性基板における前記電極から露出した領域に対してエッティングを行なって段差部を形成することにより、前記導電性基板上に前記段差部を介して形成された導電性の高部表面と前記段差部との角部に陰極を形成する陰極形成工程とを備えている構成とするものである。

【0053】請求項19の発明が講じた解決手段は、電界効果型電子源の製造方法を、導電性基板上に第1の絶縁層を介して第1の導電性膜を形成する第1導電性膜形成工程と、前記第1の導電性膜の上に第2の絶縁層を介して第2の導電性膜を形成する第2導電性膜形成工程と、前記第2の導電性膜及び第1の導電性膜をエッティングによって所定形状に加工することにより、前記第1の導電性膜よりなる第1の電極及び前記第2の導電性膜よりなる第2の電極をそれぞれ形成する電極形成工程と、前記導電性基板における前記第2の電極から露出した領域に対してエッティングを行なって段差部を形成することにより、前記導電性基板上に前記段差部を介して形成された導電性の高部表面と前記段差部との角部に陰極を形成する陰極形成工程とを備えている構成とするものである。

【0054】請求項20の発明は、請求項18又は19の構成に、前記陰極形成工程は、前記エッティングとして基板表面に垂直な方向に対して傾斜する方向から方向異方性エッティングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を有する構成を付加するものである。

【0055】請求項21の発明は、請求項18又は19の構成に、前記導電性基板は結晶性の基板であり、前記陰極形成工程は、前記エッティングとしては結晶異方性工

ッチングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を含む結晶異方性エッチングを有する構成とするものである。

【0056】請求項22の発明は、請求項18又は19の構成に、前記導電性基板は結晶性の基板であり、前記陰極形成工程は、前記エッチングとして、基板表面に垂直な方向に対して傾斜する方向から方向異方性エッチングを行なった後、結晶異方性エッチングを行なうことにより、鋭角な断面形状を持つ前記角部を形成する工程を有する構成とするものである。

【0057】請求項23の発明は、請求項18又は19の構成に、前記導電性基板はシリコンよりなり、前記陰極形成工程は、前記導電性基板における前記電極から露出した領域に対してエッチングを行なって前記導電性基板上に段差部を形成する工程と、前記段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン膜を形成する工程と、前記酸化シリコン膜を除去することにより前記高部表面と前記段差部との角部に急峻な断面形状を持つ陰極を形成する工程とを有する構成とするものである。

【0058】請求項24の発明は、請求項18又は19の構成に、前記導電性基板は、表面にシリコン層が形成された基板よりなり、前記陰極形成工程は、前記導電性基板の前記シリコン層における前記電極から露出した領域に対してエッチングを行なって前記シリコン層に段差部を形成する工程と、前記段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン膜を形成する工程と、該酸化シリコン膜を除去することにより前記高部表面と前記段差部との角部に急峻な断面形状を持つ陰極を形成する工程とを有する構成を付加するものである。

【0059】

【作用】請求項1の構成により、陰極は基板の高部表面と段差部との角部に形成されており、陰極は基板に対するエッチングによって形成されるので、陰極の形状はエッチング条件によって規制される。また、電極は高部表面の上に絶縁層を介して形成されているため、陰極と電極との距離は制御が容易な絶縁層の厚さによって決定される。さらに、陰極は基板に対するエッチングによって形成されるので、リフトオフプロセスを用いることなく陰極を形成することができる。

【0060】請求項2の構成により、請求項1の構成に加えて、第1の電極に対して独立に電圧が印加される第2の電極を備えているため、第1の電極を陰極から電子を放射させるための引き出し電極とする場合、第2の電極に第1の電極に印加される電圧よりも高い電圧を印加すると、より大きな電界放出電流を得ることができ、逆に、第2の電極に第1の電極に印加される電圧よりも低い電圧を印加すると、小さな電界放出電流を得ることができる。また、第2の陰極に印加される電圧を変化させると、陰極から放射され陽極に向かう電子の量又は方向

を制御することもできる。第2の電極を陰極から電子を放射させるための引き出し電極とする場合には、第1の電極に印加される電圧を制御することにより、陰極から放出され陽極に向かう電子の量又は方向を制御することが可能になる。

【0061】請求項3の構成により、高部表面は開口部を有し、陰極は高部表面における開口部に臨む部位と段差部との角部に形成されているため、陰極を二次元的に集積することができる。

【0062】請求項4の構成により、開口部の形状は円形又は多角形であり、陰極は開口部に沿って連続して形成されているため、電子の放出部となる陰極の長さを増加させることができる。

【0063】請求項5の構成により、高部表面は開口部内に突出する突部を有し、陰極は高部表面の突部と段差部との角部に形成されているため、陰極に高い電界を集中させることができる。

【0064】請求項8の構成により、陰極は結晶性の基板に対する結晶異方性エッチングによって高部表面と段差部との角度に形成されているため、鋭角な断面形状を持つ陰極が結晶異方性エッチングにより形成される。

【0065】請求項9の構成により、高部表面は結晶性基板の(100)面に形成されており、陰極は基板に対する結晶異方性エッチングによって段差部に<011>方向に延びる(111)面が露出することにより形成されているため、鋭角な断面形状を持つ線状の陰極が結晶異方性エッチングにより形成される。

【0066】請求項10の構成により、高部表面は結晶性基板の(100)面に形成されており、陰極は基板に対する結晶異方性エッチングによって段差部に<011>方向に延び且つ互いに直交する(111)面が露出することにより形成されているため、鋭角な断面形状を持つ点状の陰極が結晶異方性エッチングにより形成される。

【0067】請求項11の構成により、陰極が一の高部表面と段差部との角部に形成され、一の電極は一の高部表面の上に絶縁層を介して形成され、他の電極は一の電極と対向する他の高部表面の上に絶縁層を介して形成され且つ一の電極に対して独立に電圧が印加されるため、

40 他の電極に正の電圧を印加すると、他の電極が陽極として働き、陰極から放射された電子は他の電極に向かって走行する。そして、一の電極に印加する電圧を変化させることにより、陰極から放射され他の電極に向かう電子の量つまり陽極から陰極に流れる電流の量を変化させることができる。また、陰極と対向するように陽極を別途配置する場合には、他の電極に印加する電圧を変化させることにより、陰極から放射され陽極に向かう電子の量又は方向を変化させることができる。

【0068】請求項14の構成により、基板上に微小な50 間隔をおいて互いに対向する一対の導電性の高部表面が

形成され、一对の高部表面と一对の段差部との角部に同方向に延びる一对の陰極が形成され、一对の高部表面の上に絶縁層を介して一对の電極が形成されているため、一对の電極に同時に電圧を印加すると、一对の陰極から同時に電子が放射されるので大電流を得ることができ、また、一对の電極に独立して電圧を印加すると、請求項11の構成と同様にして、陰極から放射され一对の電極のいずれかに向かう電子の量を変化させることができると共に、陰極から放射され別途配置された陽極に向かう電子の量又は方向を変化させることができる。

【0069】請求項15の構成により、請求項2の発明の作用と請求項14の発明の作用とを合わせ持つことができる。

【0070】請求項16の構成により、複数の陰極がマトリックスに配置され、マトリックスに配置された複数の第1の電極のうち一の方向に配置されたもの同士が電気的に接続されており、マトリックスに配置された複数の第2の電極のうち他の方向に配置されたもの同士が電気的に接続されているため、第1の電極及び第2の電極に所定の電圧を印加した場合に電子の放射が起こるようにしておくと、少なくとも一方の電極に印加される電圧を低下させると、電子流が得られなくなる。従って、第1及び第2の電極のうちの所望の箇所の電極にのみ所定以上の電圧が印加されるように駆動することにより、マトリックス状に配置された陰極から順次電子の放出を行なわせることができるので、画像等の表示を実現することができる。

【0071】請求項17の構成により、複数の陰極がマトリックスに配置された開口部に臨む部位に形成され、マトリックスの一方方向へ延びる第1の電極がマトリックスの他方向へ並列されており、マトリックスの他方向へ延びる第2の電極がマトリックスの一の方向へ並列されているため、請求項16の構成と同様にして、第1及び第2の電極のうちの所望の箇所の電極にのみ所定以上の電圧が印加されるように駆動することにより、マトリックス状に配置された陰極から順次電子の放出を行なわせることができるので、画像等の表示を実現することができる。

【0072】請求項18の構成により、導電性基板上に形成された導電性膜をエッティングによって所定形状に加工して電極を形成すると共に、導電性基板における電極から露出した領域に対してエッティングを行なって導電性基板上に段差部を形成して高部表面と段差部との角部に陰極を形成するため、陰極の形状をエッティング条件によって決定することができると共に、陰極をリフトオフブロセスを用いることなく形成できる。また、電極を高部表面の上に絶縁層を介して形成するため、陰極と電極との距離を制御が容易な絶縁層の厚さによって決定することができる。

【0073】請求項19の構成により、導電性基板上に

順次形成された第1の導電性膜及び第2の導電性膜をエッティングによって所定形状に加工して第1の電極及び第2の電極を形成するため、請求項1の発明に係る電界放射型電子源を簡易且つ確実に形成することができる。

【0074】請求項20の構成により、基板表面に垂直な方向に対して傾斜する方向から方向異方性エッティングを行なうことにより段差部を形成するため、鋭角な断面形状を持つ陰極を方向異方性エッティングにより形成することができる。

10 【0075】請求項21の構成により、結晶性基板に対して結晶異方性エッティングを行なうことにより段差部を形成するため、鋭角な断面形状を持つ陰極を結晶異方性エッティングにより形成することができる。

【0076】請求項23の構成により、シリコンよりなる導電性基板における電極から露出した領域に対してエッティングを行なうことにより段差部を形成し、その後、段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン膜を形成した後、該酸化シリコン膜を除去すると、急峻な断面形状を持つ段差部が形成される。

20 【0077】請求項24の構成により、基板表面にシリコン層が形成されてなる導電性基板における電極から露出した領域に対してエッティングを行なってシリコン層に段差部を形成し、その後、段差部に対して熱処理を施して該段差部の表面部分に酸化シリコン膜を形成した後、該酸化シリコン膜を除去するため、急峻な断面形状を持つ段差部が形成される。

【0078】

【実施例】本発明の各実施例に係る電界放射型電子源及びその製造方法について図面を参照しながら説明する。

30 【0079】図1は本発明の第1実施例に係る電界放射型電子源の構造を示しており、図1に示すように、金属又は半導体よりなる導電性基板10の上には、段差部11を介して低部表面12と高部表面13とが形成されており、高部表面13と段差部11との間に形成される鋭角な突出部14が陰極となる。高部表面13の上にはゲート絶縁膜15Aを介してゲート電極16Aが形成されている。

【0080】陰極に対して正の電界をゲート電極16Aに印加すると、陰極である直線状の突出部14から電子が放射される。突出部14と対向するように設けられた図示しない陽極に、ゲート電極16Aに印加される電圧よりも高い正の電圧を印加することにより、陰極から放射された電子の大部分を陽極に到達させることができる。

【0081】以下、第1実施例に係る電界放射型電子源の第1の製造方法について図2を参照しながら説明する。

【0082】まず、シリコンよりなる導電性基板10の表面を熱酸化することにより、図2(a)に示すように、導電性基板10の表面部に酸化シリコン膜15を形

17

成した後、該酸化シリコン膜15の上にタングステン等の後述する異方性エッティング溶液に対して溶解しない金属よりなる金属膜16を堆積する。

【0083】次に、金属膜16の上にレジストを塗布してレジスト膜を形成した後、該レジスト膜に対してフォトリソグラフィーを行なうことにより、図2(b)に示すように、直線状の境界部を有するエッティング保護用のマスク17を形成する。

【0084】次に、マスク17を用いて金属膜16及び酸化シリコン膜15に対してドライエッティングを施すことにより、図2(c)に示すように、ゲート電極16A及びゲート絶縁膜15Aを形成する。

【0085】次に、導電性基板10の表面におけるマスク17に露出した領域に対して斜め方向(図2における右上方向)から方向異方性ドライエッティングを施すことにより、図2(d)に示すように、低部表面12、高部表面13及び該高部表面13に対して鋭角に交差する段差部11を形成する。これにより、高部表面13と段差部11との間に直状の突出部14が形成される。

【0086】次に、マスク17を除去した後、導電性基板10を沸騰系の水溶液(異方性エッティング溶液)に浸して、図2(e)に示すように、突出部14の近傍のゲート絶縁膜15Aを後退させると、鋭角な断面を持ち急峻に突出した突出部14よりなる陰極を形成することができる。

【0087】第1の製造方法により得られる電界放射型電子源において、導電性基板10とゲート電極16Aとの間に電圧を印加すると、電界効果により突出部14よりなる陰極から電子が放射される。この場合、突出部14の形状はドライエッティングの条件により決定され、陰極とゲート電極16Aとの距離は酸化シリコン膜15の厚さにより制御することができる。

【0088】以下、本発明の第1実施例に係る電界放射型電子源の第2の製造方法について図3を参照しながら説明する。

【0089】まず、シリコンよりなる導電性基板20の表面を熱酸化することにより、図3(a)に示すように、導電性基板20の表面部に第1の酸化シリコン膜25を形成した後、該第1の酸化シリコン膜25の上にポリシリコンよりなる導電性膜26を堆積し、該導電性膜26の上に第2の酸化シリコン膜27を堆積する。

【0090】次に、第2の酸化シリコン膜27の上にレジストを塗布してレジスト膜を形成した後、該レジスト膜に対してフォトリソグラフィーを行なうことにより、図3(b)に示すように、直線状の境界部を有するエッティング保護用の第1のマスク28を形成する。

【0091】次に、第1のマスク28を用いて第2の酸化シリコン膜27、導電性膜26及び第1の酸化シリコン膜25に対してドライエッティングを施すことにより、図3(c)に示すように、第2のマスク27A、ゲート

18

電極26A及びゲート絶縁膜25Aを形成する。

【0092】次に、導電性基板20の表面における第1のマスク28に露出した領域に対して斜め方向(図3における右上方向)から方向異方性ドライエッティングを施すことにより、図3(d)に示すように、低部表面22、高部表面23、及び高部表面23に対して鋭角に交差する段差部21を形成する。これにより、高部表面23と段差部21との間に鋭角な断面を持つ直線状の突出部24が形成される。

【0093】次に、第1のマスク28を除去した後、導電性基板20に対して熱酸化を施すことにより、導電性基板20における露出している領域、段差部21及びゲート電極26Aの先端部26aをそれぞれ酸化シリコンに変化させる。

【0094】次に、第2のマスク27Aを除去した後、導電性基板20を沸騰系の水溶液(異方性エッティング溶液)に浸すことにより、導電性基板20の表面部に形成された酸化シリコン膜20a及びゲート電極26Aの先端部26aを除去すると、図3(e)に示すように、第2実施例よりも一層急峻な鋭角形状の突出部24よりなる陰極及び該陰極よりも後退したゲート電極26Aを有する電界放射型電子源を得ることができる。

【0095】第2の製造方法により得られる電界放射型電子源において、導電性基板20とゲート電極26Aとの間に電圧を印加すると、電界効果により突出部24よりなる陰極から電子が放射される。

【0096】尚、第2の製造方法においては、導電性膜26をポリシリコンにより形成したが、これは、ゲート電極26Aを後退させて陰極を一層突出させるためであって、ゲート電極26Aは必ずしも後退させる必要はない。この場合には、導電性膜26をポリシリコンに代えて金属により形成することができる。

【0097】図4は本発明の第2実施例に係る電界放射型電子源の構造を示している。

【0098】第1実施例においては、1つの陰極及びゲート電極が高部表面に形成された最も単純な電子源であったが、第2実施例においては、微小な幅を有する低部表面32を挟んで左右一対の高部表面33が設けられており、各高部表面33の上にはそれぞれ絶縁膜35Aを介して第1の電極36A及び第2の電極36Bが形成されている。尚、図4において、30は導電性基板、31は低部表面32と高部表面33との間の段差部、34は高部表面33と段差部31との間に形成された鋭角な突出部であって、該突出部34によって陰極が構成されている。

【0099】第2実施例に係る電界放射型電子源において、導電性基板30よりも正の電界を第1の電極36Aに印加すると、陰極である直線状の突出部34から電子が放射される。第2の電極36Bに正の電圧が印加される場合には、該第2の電極36Bが陽極として働き、陰

極から放射された電子は陽極として働く第2の電極36Bに向かって走行する。そして、第1の電極36Aに印加される電圧を変化させることにより、陽極から陰極に流れる電流の量を変調することが可能な高速動作の3極管素子を実現できる。

【0100】一方、導電性基板30の上に絶縁膜を介して陽極を設置したり、又は、導電性基板30の上方に陽極を設置したりし、第2の電極36Bに印加する電圧を変化させることにより、陰極から陽極に向かう電子の量及び方向を変調することができる。この場合には4極管素子又は電子線偏向素子を実現することができる。

【0101】以下、本発明の第2実施例に係る電界放射型電子源の第1の製造方法について図5を参照しながら説明する。

【0102】まず、シリコンよりなる導電性基板30の表面を酸化することにより、図5(a)に示すように、導電性基板30の表面部に酸化シリコン膜35を形成した後、該酸化シリコン膜35の上にタンゲステン等の後述する異方性エッティング溶液に対して溶解しない金属よりなる金属膜36を堆積する。

【0103】次に、金属膜36の上にレジストを塗布してレジスト膜を形成した後、該レジスト膜に対してフォトリソグラフィを行なうことにより、図5(b)に示すように、所定の間隔をおいて配置され直線状の境界部を有する一对のエッティング保護用のマスク38を形成する。

【0104】次に、マスク38を用いて金属膜36及び酸化シリコン膜35に対してドライエッティングを施すことにより、図5(c)に示すように、第1の電極36A、第2の電極36B及び絶縁膜35Aを形成する。

【0105】次に、導電性基板30の表面におけるマスク38に露出した領域に対して斜め方向から方向異方性ドライエッティングを施すことにより、図5(d)に示すように、低部表面32、一对の高部表面33、及び各高部表面33に対して鋭角に交差する段差部31を形成する。これにより、高部表面33と段差部31との間に直線状の突出部34が形成される。

【0106】次に、マスク38を除去した後、導電性基板30を沸騰系の水溶液(異方性エッティング溶液)に浸すことにより、突出部34の近傍の絶縁膜35Aを後退させ、これにより、鋭角に突出した突出部34よりなる陰極を形成する。

【0107】第2実施例に係る電界放射型電子源において、導電性基板30と第1の電極36Aとの間に電圧を印加すると、電界効果により突出部34よりなる陰極から電子が放射される。この場合、突出部34の形状はドライエッティングの条件により決定され、陰極と第1の電極36Aとの距離は酸化シリコン膜35の厚さにより制御することができる。

【0108】尚、第1の製造方法においては、導電性基

板30の表面に垂直な方向から傾斜する方向からドライエッティングを施して、導電性基板30の表面と鋭角をなす段差部31を形成することにより、ゲート電極となる第1の電極36Aを無調整により陰極に接近するように形成したが、マスク38の境界部にサイドエッティングが生じる条件でウェットエッティングを行なっても、同様に無調整でゲート電極となる第1の電極36Aを形成することができる。特に、結晶異方性エッティングを用いる場合には、陰極となる突出部34が結晶面により決定されるので、先端形状の再現性の高い電子源を製造することが可能となる。また、複数の電子源を集積化することも可能である。

【0109】以下、本発明の第2実施例に係る電界放射型電子源の第2の製造方法について図6を参照しながら説明する。

【0110】第1の製造方法においては、導電性基板30に対して斜め方向からドライエッティングを施すことにより、低部表面32を形成すると共に、高部表面33に対して鋭角をなす段差部31を形成したが、第2の製造方法は、導電性基板に対して垂直な方向からドライエッティングを施すことにより高部表面33に対して垂直な段差部を形成した後、該段差部を急峻な断面形状に変える方法である。

【0111】また、第1の製造方法においては、シリコン結晶よりなる導電性基板30を用いたが、第2の製造方法は、ガラス基板の上にアモルファスシリコン又はポリシリコンが形成された基板を用いるものであって、このような基板を用いると、シリコン結晶よりなる基板を用いる場合に比べて基板の大きさに制限がないので、大型の表示装置等を実現することができる。

【0112】まず、図6(a)に示すように、ガラス基板40の上に導電性のシリコン膜49を形成した後、シリコン膜49の上にCVD法により第1の酸化シリコン膜45を形成する。その後、第1の酸化シリコン膜45の上に異方性エッティング溶液に対して溶解しない金属よりなる金属膜46を堆積した後、該金属膜46の上に第2の酸化シリコン膜47を堆積する。

【0113】次に、第2の酸化シリコン膜47の上にレジストを塗布してレジスト膜を形成した後、該レジスト膜に対してフォトリソグラフィーを行なうことにより、図6(b)に示すように、直線状の境界部を有するエッティング保護用のマスク48を形成する。

【0114】次に、図6(c)に示すように、マスク48を用いて第2の酸化シリコン膜47、金属膜46及び第1の酸化シリコン膜45に対してドライエッティングを施すことにより、帯状の第2の酸化シリコン膜47A、電極46A及び絶縁膜45Aを形成した後、露出したシリコン膜49に対して垂直方向からドライエッティングを施すことにより、帯状のシリコン膜49Aを形成する。これにより、ほぼ垂直な段差部41を介して位置するガ

21

ラス基板40よりなる低部表面42及び帯状のシリコン膜49Aよりなる高部表面43が形成される。

【0115】次に、マスク48を除去した後、ガラス基板40の軟化温度以下の温度下の酸素雰囲気中において帯状のシリコン膜49Aに対して熱処理を加えることにより、図6(d)に示すように、帯状のシリコン膜49Aよりなる段差部41に酸化シリコン膜49aを形成する。

【0116】次に、ガラス基板40を沸騰系の水溶液(異方性エッティング溶液)に浸すことにより、帯状の第2の酸化シリコン膜47A及び酸化シリコン膜49aを除去し、これにより、電極46Aよりも後退した絶縁膜45A及び急峻な突出部44よりなる陰極を形成する。

【0117】第2の製造方法により得られる電界放射型電子源においても、帯状の第1のシリコン膜49Aと電極46Aとの間に電圧を印加すると、電界効果により突出部44よりなる陰極から電子が放射される。

【0118】尚、該第2の製造方法においては、電極46Aを金属膜46により形成したが、これに代えて、ボリシリコン等よりなる導電性膜によって電極46Aを形成してもよい。

【0119】図7は本発明の第3実施例に係る電界放射型電子源の構造を示しており、図7に示すように、面方位が(100)であるシリコン基板よりなる導電性基板50の表面には、所定の間隔をもいて<011>方向に配置された(111)面よりなるV字状の側面を有する段差部51Aを介して低部表面52及び高部表面53が交互に形成されている。第3実施例に係る電界放射型電子源においては、導電性基板50が陰極となり、高部表面53と段差部51Aとの境界部に形成された直線状の鋭角な突出部54が陰極となる。各高部表面53の上には、絶縁膜55Aを介して第1の電極56A、第2の電極56B及び第3の電極56Cが形成されており、導電性基板50に対して正の電界を第1、第2及び第3の電極56A、56B、56Cに印加することにより、陰極となる直線状の各突出部54から電子が放射される。また、第1、第2及び第3の電極56A、56B、56Cの上方に設置された陽極59に第1、第2及び第3の電極56A、56B、56Cに印加される電圧以上の電圧を印加することにより、各突出部54から放射された電子の大部分を陽極59に到達させることができる。

【0120】第3実施例に係る電界放射型電子源によると、第1、第2及び第3の電極56A、56B、56Cの各直線部の下側にそれぞれ陰極となる突出部54が形成されているので、第1実施例に比べて電子放射部の面積が大きくなる。このため、第1、第2及び第3の電極56A、56B、56Cに一齊に電圧を印加することにより大電流を得ることが可能である。また、第1、第2及び第3の電極56A、56B、56Cに所定間隔毎に独立して電圧を印加することにより第2実施例に示した

22

ように3極管素子又は4極管素子の機能を有することも可能である。さらに、第1、第2及び第3の電極56A、56B、56Cに交互に独立して電圧を印加することにより、例えば第2の電極56Bに電圧を印加して該第2の電極56Bの下側の2つの突出部54から電子を放射させておき、且つ第1の電極56A及び第3の電極56Cに印加する電圧を低くすることにより、陽極59に電子を集束させることも可能である。

【0121】第3実施例に係る電界放射型電子源において、低部表面52を介して互いに対向する突出部54同士の間隔を微小化することにより、電子源の高集積化を図ることができる。また、互いに対向する突出部54同士を極めて接近させることにより、突出部54に一層高い電界を集中させることができ、電子源の低電圧駆動化を図ることができる。

【0122】以下、第3実施例に係る電界放射型電子源の製造方法について図8を参照しながら説明する。

【0123】まず、面方位が(100)であるシリコン基板よりなる導電性基板50の表面を熟酸化することにより、図8(a)に示すように、導電性基板50の表面部に酸化シリコン膜55を形成した後、該酸化シリコン膜55の上に異方性エッティング溶液に対して溶解しない金属よりなる金属膜56を堆積する。

【0124】次に、金属膜56の上にレジストを塗布してレジスト膜を形成した後、該レジスト膜に対してフォトリソグラフィーを行なうことにより、図8(b)に示すように、基板表面の<011>方向に沿って延びる境界部を有する帯状のエッティング保護用のマスク58を形成する。

【0125】次に、マスク58を用いて金属膜56、酸化シリコン膜55及び導電性基板50に対して基板表面にほぼ垂直な方向からドライエッティングを施すことにより、図8(c)に示すように、マスク58の境界部に形成された基板表面に対して垂直な段差部51を介して位置する低部表面52及び高部表面53を形成する。このようにすると、垂直な段差部51の表面には(100)面を正面とする面が露出すると共に、電極56A及び絶縁膜55Aが形成される。

【0126】次に、マスク58を除去した後、高部表面53上の電極56A及び絶縁膜55Aをマスクとして段差部51A及び低部表面52に対してエチレンジアミン・ビロカテコール水溶液等により異方性エッティングを施すことにより、図8(d)に示すように、(111)面よりなるV字状の側面を有する段差部51Aを形成する。この場合、絶縁膜55Aと電極56Aとの境界部においては、段差部51Aが内側にエッティングされるので、陰極となる鋭角な突出部54が形成される。

【0127】次に、導電性基板50を沸騰系の水溶液に浸すと、図8(e)に示すように、絶縁膜55Aにおける先端部が除去され、突出部54が露出する。

【0128】尚、前記第1～第3実施例に係る電界放射型電子源においては、高部表面の突出部つまり陰極は直線状であったが、高部表面の突出部の形状は直線状でなくともよく、凹凸形状や鋸歯のようなジグザグの三角形状であってもよい。このようにすると、突出部における三次元的に最も急峻な部分から電子が放射されるので、点状の陰極を有する電子源を得ることができる。

【0129】図9は本発明の第4実施例に係る電界放射型電子源の構造を示しており、図9に示すように、面方位が(100)であるシリコン基板よりなる導電性基板60には、<011>方向に刃が配置された複数個の長方形形状の低部表面62が形成され、該低部表面62は高部表面63により囲まれている。四角形の突出部64におけるコーナ部分64aは入隅部になっているため電界集中が比較的弱く、突出部64の直線部分64bからの電子の放射が容易になり、該直線部分64bが陰極となる。高部表面63の上には絶縁膜65を介して電極66が形成されており、導電性基板60と電極66との間に電界を印加すると、突出部64の直線部分64bから電子が放射される。

【0130】第4実施例に係る電界放射型電子源は、高部表面63により囲まれた、四角形の低部表面62を有しており、突出部64の直線部分64bよりなる陰極を二次元的に集積化することが可能である。

【0131】第4実施例に係る電界放射型電子源の製造方法は、第3実施例に係る電界放射型電子源の製造方法と同様であり、エッチング保護用のマスクを四角形を囲む形状にすればよい。

【0132】尚、第4実施例においては、低部表面の形状は四角形であったが、これに代えて、適当な多角形状であってもよい。高部表面が多角形の低部表面を囲む形状の場合には、段差部に(331)面等の高次の結晶面が現れ、最も急峻な角度を有する部分から電子が放射される。このように、多角形状の低部表面を囲む形状の有する電子源を作製することにより、電子の放射部となる陰極を増加させることができるので、大電流の電子源を作製することができる。

【0133】また、高部表面が微小な円形を囲む形状の場合には、平面視円形の突出部の全体から一様に電子が放射される。

【0134】図10は本発明の第5実施例に係る電界放射型電子源の構造を示しており、図10に示すように、面方位が(100)であるシリコン基板よりなる導電性基板の高部表面73には十文字形状の開口部が形成されており、突出部74の出隅部分74aが開口部側つまり低部表面に向かって突出している。出隅部分74aの曲率半径が小さいので、該出隅部分74aからの電子の放射が容易になり、点状の陰極を有する電子源を得ることができ。尚、高部表面73の上に絶縁膜を介して電極が形成されている構造については第4実施例と同様であ

る。

【0135】第5実施例に係る電界放射型電子源においても、導電性基板と電極との間に電界を印加すると、陰極である突出部74の出隅部分74aからから電子が放射される。このように、点状陰極を有する電子源によると、陰極に高い電界を集中させることができるので、低電圧で動作する電子源が得られる。

【0136】第5実施例に係る電界放射型電子源の製造方法は、第3実施例に係る電界放射型電子源の製造方法と同様であるので、説明を省略する。

【0137】図11は本発明の第6実施例に係る電界放射型電子源の構造を示しており、図11に示すように、電極が二層構造である。すなわち、金属又は半導体よりなる導電性基板80には、V字状の段差部81Aを介して低部表面82と高部表面83とが形成されており、高部表面83の上に第1の絶縁膜85Aを介して第1の電極86Aが形成され、第1の電極86Aの上に第2の絶縁膜87Aを介して第2の電極88Aが形成されている。

【0138】第6実施例に係る電界放射型電子源においては、導電性基板80が陰極となり、高部表面83と段差部81との間に形成される直線状の突出部84が陰極となる。第1の電極86Aに陰極に対して正の電界を印加すると、突出部84よりなる陰極から電子が放射される。また、図示しない陽極に、第1の電極86Aに印加される電圧よりも高い電圧を印加すると、陰極から射出された電子の大部分を陽極に到達させることができる。さらに、第2の電極88Aに第1の電極86Aよりも高い電圧を印加することにより、一層大きな電界放射電流を得ることが可能であり、第2の電極88Aに第1の電極86Aよりも低い電圧を印加することにより、電界放射電流を減少させることができ。すなわち、電極を二層構造にすることにより、第2の電極88Aによって陰極から放射される電子の放射量を制御することができる。

【0139】尚、第6実施例においては、電極は二層構造であったが、さらに多重の電極構造にすることも可能である。

【0140】また、第6実施例は、直線状の陰極を有する場合であったが、二層構造の電極を有する電子源においても、陰極は必ずしも直線状である必要はなく、段差部を形成するためのエッチング保護マスクの境界部を凹凸形状やジグザグの三角形状にすることにより、三次元的に最も急峻な部位から電子を放射させることができ。尚、高部表面73の上に絶縁膜を介して電極が形成されている構造については第4実施例と同様であ

る。

【0141】さらに、二層構造の電極を有する電子源においても、四角形又は多角形の低部表面を形成することにより陰極を平面的に配置することも可能であり、また、高部表面と段差部との間の突出部を平面的に突出させることにより点状の陰極を有する電子源を得ることも

できる。

【0142】第6実施例に係る二重構造の電極を有する電界放射型電子源においても、高部表面と段差部との間の突出部を、斜め方向からのドライエッティングや異方性エッティングを用いる方式によっても急峻な形状に形成することが可能である。後者の場合には、突出部の形状が結晶面の方位により決定されるので、再現性の高い特性を有する電子源を作製することが可能となる。また、第3実施例のように、複数の電子源を集積化することも可能である。

【0143】以下、第6実施例に係る電界放射型電子源の製造方法として、シリコンよりなる導電性基板に対して異方性のエッティングを施すことにより得られる電子源の製造方法を図12を参照しながら説明する。

【0144】まず、図12(a)に示すように、面方位が(100)であるシリコン基板よりなる導電性基板80の表面部に第1の酸化シリコン膜85を形成する。その後、第1の酸化シリコン膜85の上に、タングステン等よりなる異方性エッティング溶液に対して溶解しない金属よりなる第1の金属膜を堆積した後、該第1の金属膜をフォトリソグラフィにより所望の配線形状に加工して、パターン化された第1の金属膜86を形成する。

【0145】次に、パターン化された第1の金属膜86の上にCVD法により第2の酸化シリコン膜87を形成する。その後、第2の酸化シリコン膜87の上に、タングステン等よりなる異方性エッティング溶液に対して溶解しない金属よりなる第2の金属膜を堆積した後、該第2の金属膜をフォトリソグラフィにより所望の配線形状に加工して、パターン化された第2の金属膜88を形成する。

【0146】次に、図12(c)に示すように、パターン化された第2の金属膜88の上に、基板表面の<011>方向に沿って延びる境界部を有する帯状のエッティング保護用のマスク89を形成する。

【0147】次に、マスク89を用いて第2の金属膜88、第2の酸化シリコン膜87、第1の金属膜86、第1の酸化シリコン膜85及び導電性基板80に対して基板表面にほぼ垂直な方向からドライエッティングを施すことにより、図12(d)に示すように、第2の電極88A、第2の絶縁膜87A、第1の電極86A、第1の絶縁膜85A、基板表面に対して垂直な段差部81、該段差部81を挟んで位置する低部表面82及び高部表面83を形成する。

【0148】次に、マスク89を除去した後、段差部81及び低部表面82に対して異方性エッティングを施すことにより、図12(e)に示すように、(111)面が露出したV字状の段差部81Aを形成する。このようにすると、高部表面83とV字状の段差部81Aとの間に、高部表面83に対して鋭角な突出部84が形成される。

【0149】次に、導電性基板80を沸騰系の水溶液に浸すと、第1の絶縁膜85Aにおける先端部が除去され、急峻な形状の突出部84が露出する。

【0150】尚、前記の製造方法においては、導電性基板80に対する熟酸化工程を行なわなかったが、斜方向からのドライエッティング工程の後に、導電性基板80に対して熟酸化処理を行なってV字状の段差部81Aの表面に酸化膜を形成し、該酸化膜を除去することにより一層急峻な形状を有する突出部84を形成することもできる。

【0151】第6実施例として説明した二重構造の電極を有する電界放射型電子源は、単独で3極管構造が実現されていることに加え、画像表示等に必要なマトリックススイッチングに適用することが可能である。

【0152】図13は本発明の第7実施例に係るマトリックス状の電界放射型電子源の構造を示しており、導電性基板91の上に第1の絶縁膜95が形成され、該第1の絶縁膜95の上には、X方向に帯状に延びる第1の電極96が所定間隔で形成されている。第1の電極96の上には第2の絶縁膜97が形成され、該第2の絶縁膜97の上にはY方向に帯状に延びる第2の電極98が所定間隔で形成されている。第1の電極96と第2の電極98とが交差する領域には、微小な四角形のホール99がマトリックス状に形成され、各ホール99の内部には、下部に位置する四角形の低部表面と、上部に位置し低部表面と対応する部位に四角形の開口部を有する高部表面とが形成されており、高部表面の四角の開口部を囲む直線部分が陰極を構成する突出部となる。

【0153】第7実施例に係る電界放射型電子源においては、所定形状の低部表面がマトリックス状に配置されると共に、高部表面に第1の電極96及び第2の電極98が並列して積層されているので、第1の電極96同士を特定方向に接続し、第2の電極98同士を前記特定方向と直交する方向に接続すると共に、複数の第1の電極96及び複数の第2の電極98に独立した電圧を印加することにより、複数の電子源が得られ、各電子源から放射される電子の量を制御することが可能となる。第1の電極96及び第2の電極98にそれぞれ所定の電圧を印加した場合に電子の放射が起こるとき、少なくとも一方の電極に印加される電圧を低下させると、電子流が得られなくなる。従って、第1の電極96及び第2の電極98における所望の箇所にのみ所定以上の電圧が印加されるように駆動することにより、マトリックス状に配列された各陰極又は線状に位置する各エミッタ群からの電子の放射を順次行なわせることが可能である。すなわち、第1の電極96に印加する電圧と第2の電極98に印加する電圧とを順次制御することにより、マトリックス状の駆動が可能になるので、画像等の表示を実現することができる。

【0154】

【発明の効果】請求項1の発明に係る電界放射型電子源によると、陰極をエッチングにより形成できるので、基板の中央部と周縁部において同一形状を持つ陰極を再現性良く実現でき、また、陰極と電極との距離を絶縁層の厚さによって決定できるので、陰極と電極との距離をサブミクロンオーダーで制御可能になる。

【0155】さらに、陰極をリフトオフプロセスを用いることなく形成できるため、半導体プロセスに陰極形成工程を組み込むことが可能になるので、電子源とLSIとの一体集積化が可能になる。

【0156】請求項2の発明に係る電界放射型電子源によると、第1の電極に対して独立に電圧が印加される第2の電極を備えているため、第1の電極を陰極から電子を放射させるための引き出し電極とする場合、第2の電極に印加する電圧を制御することにより、陰極から放出され陽極に向かう電子の量又は方向を制御することができるなり、第2の電極を陰極から電子を放射させるための引き出し電極とする場合には、第1の電極に印加される電圧を制御することにより、陰極から放出され陽極に向かう電子の量又は方向を制御することができる。

【0157】請求項3の発明に係る電界放射型電子源によると、陰極を二次元的に集積することができるので、電子源を高密度に集積することが可能になる。

【0158】請求項4の発明に係る電界放射型電子源によると、電子の放出部となる陰極の長さを増加させることができるので、大電流の電子源を実現できる。特に開口部が円形の場合には、陰極全体から均一な電流を放出することができる。

【0159】請求項5の発明に係る電界放射型電子源によると、陰極に高い電界を集中させることができため、陰極からの電子の放射が容易になるので、低電流で動作する電界放射型電子源を実現することができる。

【0160】請求項6の発明に係る電界放射型電子源によると、第1の電極に印加される電圧を変化させることにより、第1の電極により陰極から引き出され第2の電極に向かう電子の量を変化させることができる。

【0161】請求項7の発明に係る電界放射型電子源によると、第2の電極に印加される電圧を変化させることにより、第1の電極により陰極から引き出され別途配置される陽極に向かう電子の量又は方向を変化させることができる。

【0162】請求項8の発明に係る電界放射型電子源によると、鋭角な断面形状を持つ陰極が結晶異方性エッチングにより形成されるので、均一な断面形状の陰極を再現性良く実現できる。

【0163】請求項9の発明に係る電界放射型電子源によると、鋭角な断面形状を持ち低電流で電子を放射できる線状の陰極を再現性良く実現できる。

【0164】請求項10の発明に係る電界放射型電子源によると、鋭角な断面形状を持ち極めて低電流で電子を

放射できる点状の陰極を再現性良く実現できる。

【0165】請求項11の発明に係る電界放射型電子源によると、他の電極に正の電圧を印加すると、他の電極が陽極として働くため、一の電極に印加する電圧を変化させることにより、陰極から放射され他の電極に向かう電子の量を変化させることができるので、3極管素子を簡易に実現できる。また、陰極と対向するように陽極を別途配置すると、他の電極に印加する電圧を変化させることにより、陰極から放射され陽極に向かう電子の量又は方向を変化させることができるので、4極管素子又は電子線偏光素子を簡易に実現できる。

【0166】請求項12の発明に係る電界放射型電子源によると、一の電極に印加される電圧を変化させることにより、陰極から放射され他の電極に向かう電子の量を変化させることができる。

【0167】請求項13の発明に係る電界放射型電子源によると、他の電極に印加される電圧を変化させることにより、陰極から放射される電子の量又は方向を変化させることができる。

20 【0168】請求項14の発明に係る電界放射型電子源によると、一対の電極に同時に電圧を印加すると、一対の陰極から同時に電子が放射されるので大電流を得ることができ、また、一対の電極に独立して電圧を印加すると、請求項11の発明と同様にして、3極管素子、4極管素子又は電子線偏光素子を簡易に実現できる。

【0169】請求項15の発明に係る電界放射型電子源によると、請求項2の発明の効果と請求項14の発明の効果とを合わせ持つことができるので、各一対の第1及び第2の電極に同時に電圧を印加して、一対の陰極から同時に電子を放射させることができるので大電流を得ることができると共に、第1の電極又は第2の電極に印加する電圧を制御することにより、陰極から放出され陽極に向かう電子の量又は方向を制御することができる。

30 【0170】請求項16又は17の発明に係る電界放射型電子源によると、第1及び第2の電極のうちの所望の箇所の電極にのみ所定以上の電圧が印加されるように駆動することにより、マトリックス状に配置された陰極から順次電子の放出を行なわせることができるので、画像等の表示を実現することができる。

40 【0171】請求項18の発明に係る電界放射型電子源の製造方法によると、陰極の形状をエッチング条件によって規制できるので、基板の中央部と周縁部において同一形状を持つ陰極を再現性良く実現でき、また、陰極をリフトオフプロセスを用いることなく形成できるため、半導体プロセスに陰極形成工程を組み込むことが可能になるので電子源とLSIとの一体集積化が可能になり、さらに、陰極と電極との距離を制御が容易な絶縁層の厚さによって決定できるので、陰極と電極との距離をサブミクロンオーダーで制御可能になる。

50 【0172】請求項19の発明に係る電界放射型電子源

の製造方法によると、請求項1の発明に係る電界放射型電子源を簡易且つ確実に製造することができる。

【0173】請求項20の発明に係る電界放射型電子源の製造方法によると、鋭角な断面形状を持つ陰極を方向異方性エッティングにより形成できるので、鋭角で均一な断面形状の陰極を簡易に実現することができる。

【0174】請求項21の発明に係る電界放射型電子源の製造方法によると、鋭角な断面形状を持つ陰極を結晶異方性エッティングにより形成できるので、鋭角で均一な断面形状の陰極を再現性良く実現することができる。

【0175】請求項22の発明に係る電界放射型電子源の製造方法によると、結晶性基板に対して方向異方性エッティング及び結晶異方性エッティングを併用して段差部を形成するので、鋭角で均一な断面形状を持つ陰極を簡易且つ再現性良く実現することができる。

【0176】請求項23の発明に係る電界放射型電子源の製造方法によると、段差部の表面部分に形成された酸化シリコン膜を除去する工程を有するため、急峻な断面形状を持つ陰極を簡易に実現することができる。

【0177】請求項24の発明に係る電界放射型電子源の製造方法によると、段差部の表面部分に形成された酸化シリコン膜を除去する工程を有するため、急峻な断面形状を持つ陰極を簡易に実現することができると共に、基板表面にシリコン層が形成されてなる導電性基板を用いているため、シリコンよりなる基板を用いる場合に比べて大型の基板を用いることができるので、大型の表示装置を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る電界放射型電子源の構造を示す斜視図である。

【図2】第1実施例に係る電界放射型電子源の第1の製造方法の各工程を示す断面図である。

【図3】第1実施例に係る電界放射型電子源の第2の製造方法の各工程を示す断面図である。

【図4】本発明の第2実施例に係る電界放射型電子源の構造を示す斜視図である。

【図5】第2実施例に係る電界放射型電子源の第1の製造方法の各工程を示す断面図である。

【図6】第2実施例に係る電界放射型電子源の第2の製造方法の各工程を示す断面図である。

【図7】本発明の第3実施例に係る電界放射型電子源の構造を示す斜視図である。

【図8】第3実施例に係る電界放射型電子源の製造方法の各工程を示す断面図である。

【図9】本発明の第4実施例に係る電界放射型電子源の構造を示す斜視図である。

【図10】本発明の第5実施例に係る電界放射型電子源の構造を示す斜視図である。

【図11】本発明の第6実施例に係る電界放射型電子源の構造を示す斜視図である。

【図12】第6実施例に係る電界放射型電子源の製造方法の各工程を示す断面図である。

【図13】本発明の第7実施例に係る電界放射型電子源の構造を示す斜視図である。

【図14】第1の従来の電界放射型電子源の製造方法の各工程を示す断面図である。

【図15】第2の従来の電界放射型電子源の製造方法の各工程を示す断面図である。

【図16】第3の従来の電界放射型電子源の斜視図である。

【図17】第3の従来の電界放射型電子源の製造方法の各工程を示す断面図である。

【図18】第4の従来の電界放射型電子源の製造方法の各工程を示す断面図である。

【符号の説明】

10 10 導電性基板

11 11 段差部

12 12 低部表面

13 13 高部表面

20 14 突出部(陰極)

15 15 酸化シリコン膜

15A 15A ゲート絶縁膜

16 16 金属膜

16A 16A ゲート電極

17 17 マスク

20 20 導電性基板

21 21 段差部

22 22 低部表面

23 23 高部表面

30 24 突出部(陰極)

25 25 第1の酸化シリコン膜

25A 25A ゲート絶縁膜

26 26 金属膜

26A 26A ゲート電極

27 27 第2の酸化シリコン膜

27A 27A 第2のマスク

28 28 第1のマスク

30 30 導電性基板

31 31 段差部

40 32 低部表面

33 33 高部表面

34 34 突出部(陰極)

35 35 酸化シリコン膜

35A 35A 絶縁膜

36 36 金属膜

36A 36A 第1の電極

36B 36B 第2の電極

40 40 ガラス基板

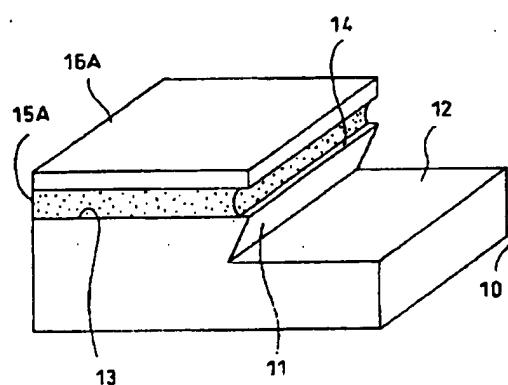
41 41 段差部

50 42 低部表面

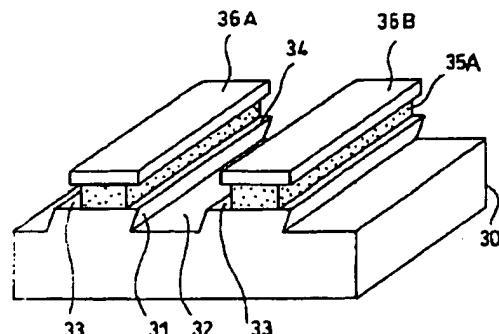
4 3 高部表面  
 4 4 突出部（陰極）  
 4 5 第1の酸化シリコン膜  
 4 5 A 絶縁膜  
 4 6 金属膜  
 4 6 A 電極  
 4 7 第2の酸化シリコン膜  
 4 8 マスク  
 4 9 シリコン膜  
 4 9 A 菓状のシリコン膜  
 4 9 a 酸化シリコン膜  
 5 0 導電性基板  
 5 1 垂直な段差部  
 5 1 A 段差部  
 5 2 低部表面  
 5 3 高部表面  
 5 4 突出部（陰極）  
 5 5 酸化シリコン膜  
 5 5 A 絶縁膜  
 5 6 シリコン膜  
 5 6 A 第1の電極  
 5 6 B 第2の電極  
 5 6 C 第3の電極  
 5 8 マスク  
 5 9 陽極  
 6 0 導電性基板  
 6 2 低部表面  
 6 3 高部表面

6 4 突出部（陰極）  
 6 4 a コーナ部分  
 6 4 b 直線部分  
 6 5 絶縁膜  
 7 3 高部表面  
 7 4 突出部（陰極）  
 7 4 a 出隅部分  
 8 0 導電性基板  
 8 1 A 段差部  
 10 8 2 低部表面  
 8 3 高部表面  
 8 4 突出部（陰極）  
 8 5 第1の酸化シリコン膜  
 8 5 A 第1の絶縁膜  
 8 6 パターン化された第1の金属膜  
 8 6 A 第1の電極  
 8 7 第2の酸化シリコン膜  
 8 7 A 第2の絶縁膜  
 8 8 パターン化された第2の金属膜  
 20 8 8 A 第2の電極  
 8 9 マスク  
 9 0 導電性膜  
 9 5 第1の絶縁膜  
 9 6 第1の電極  
 9 7 第2の絶縁膜  
 9 8 第2の電極  
 9 9 ホール

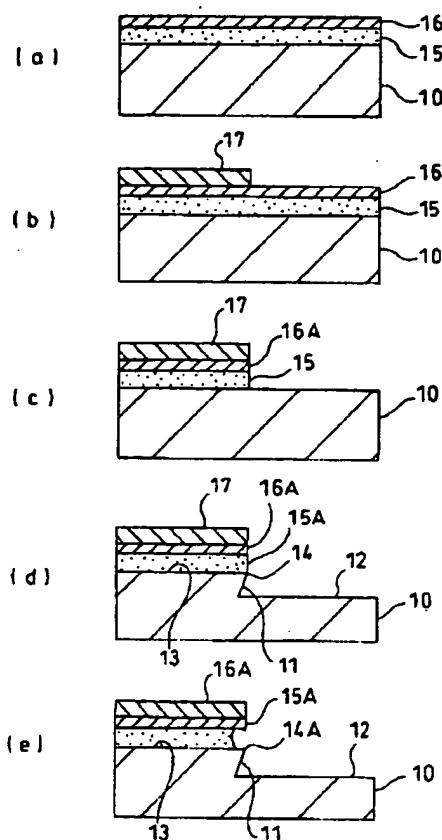
【図1】



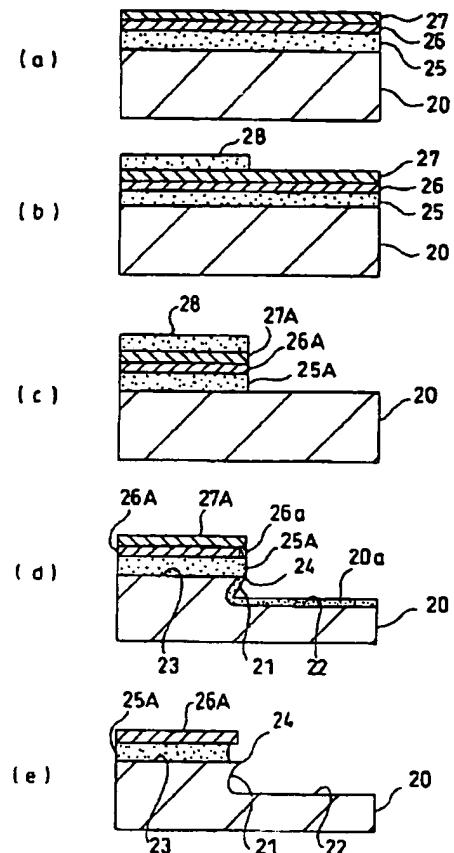
【図4】



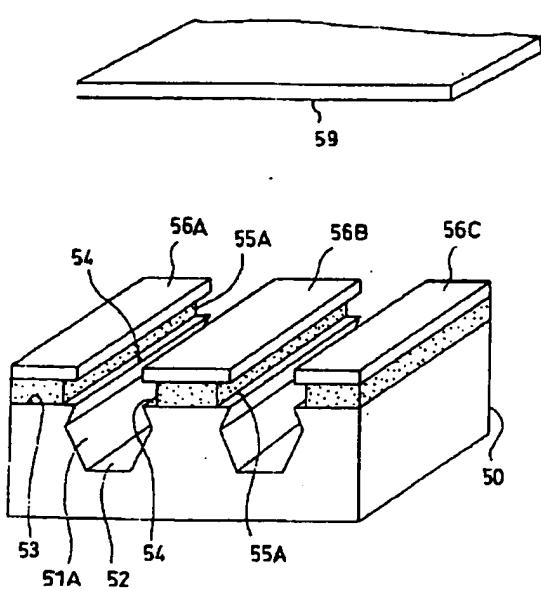
【図2】



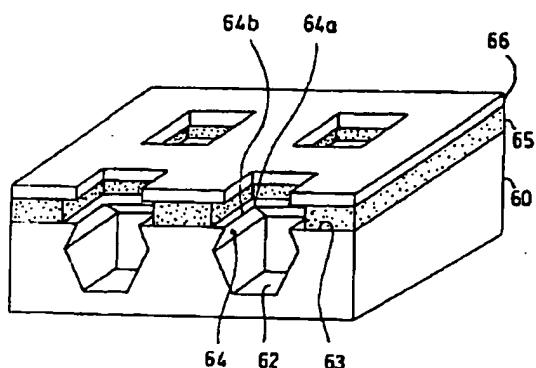
【図3】



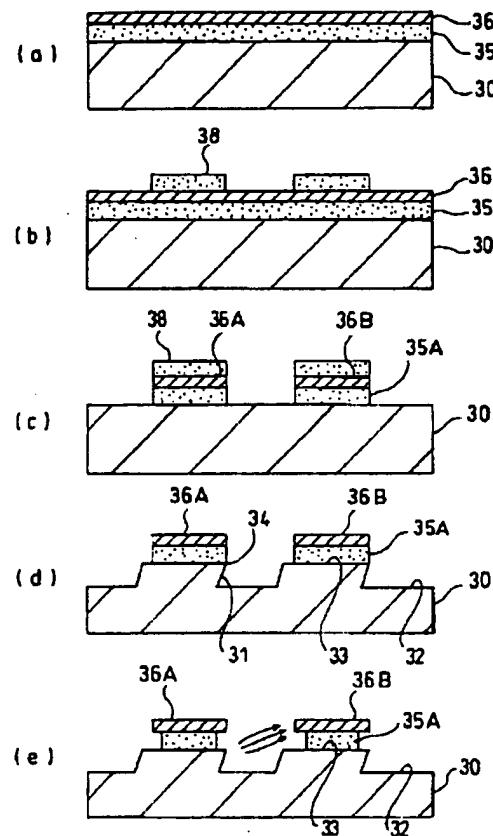
【図7】



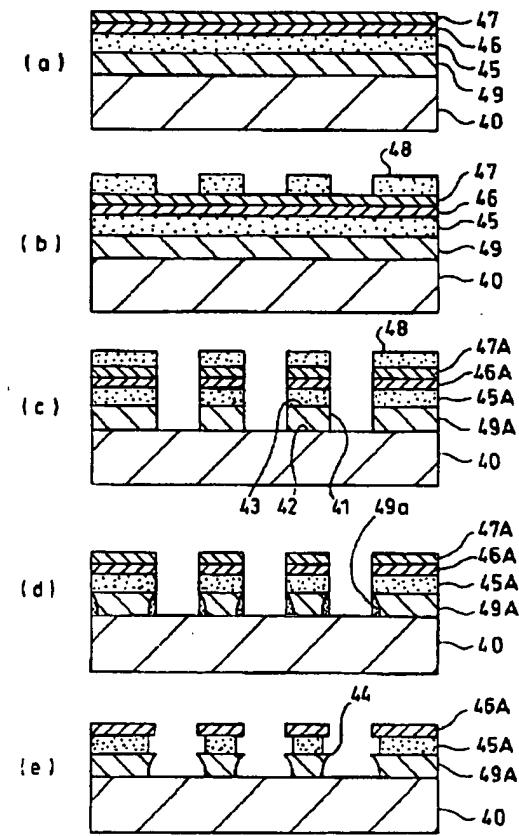
【図9】



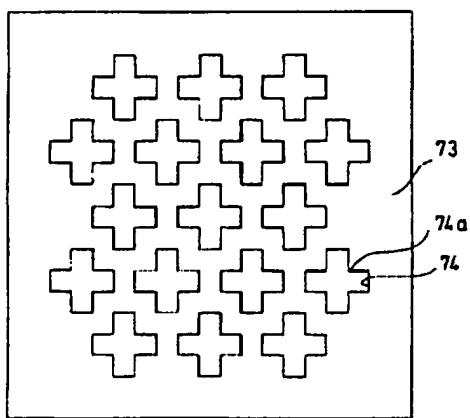
【図5】



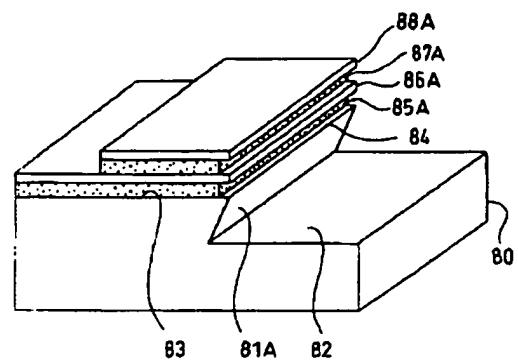
【図6】



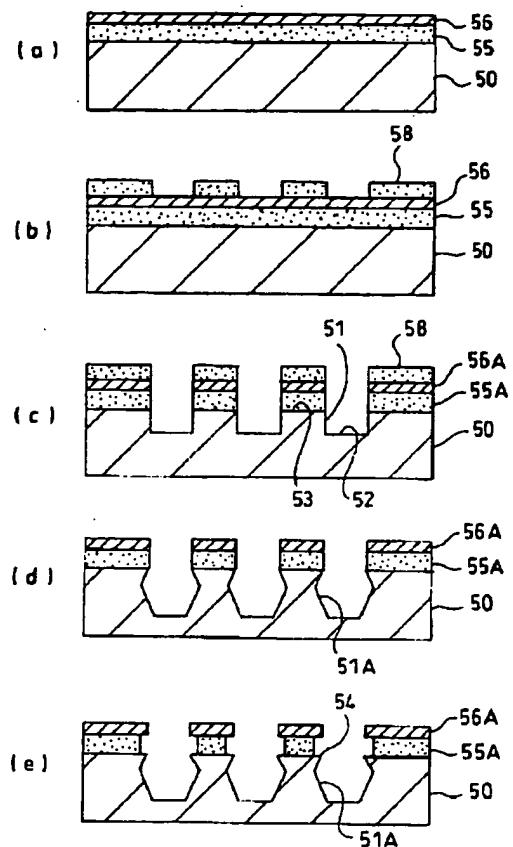
【図10】



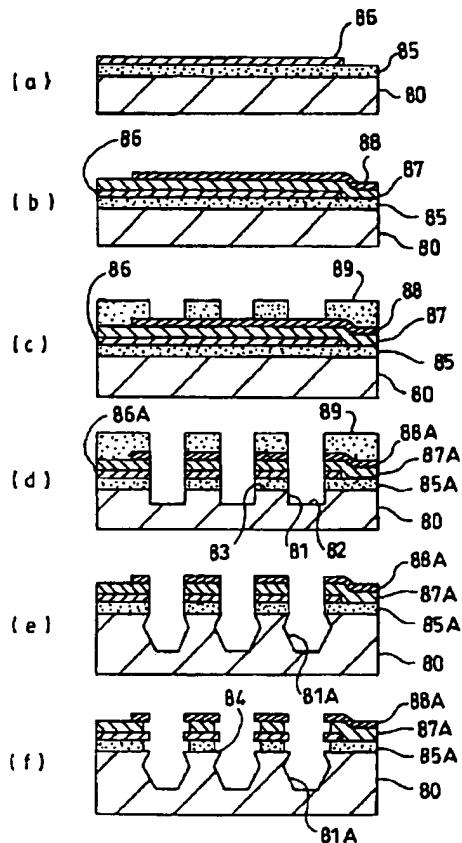
【図11】



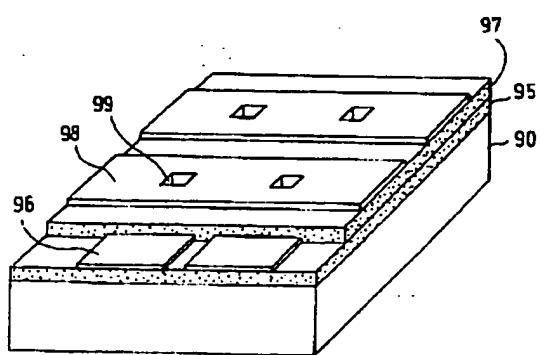
【図8】



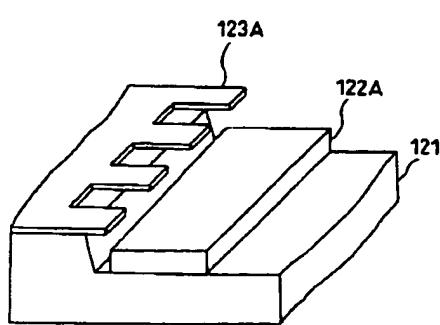
【図12】



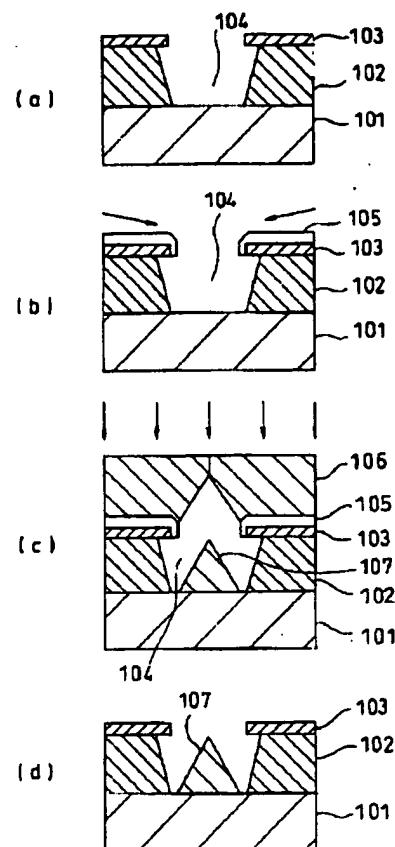
【図13】



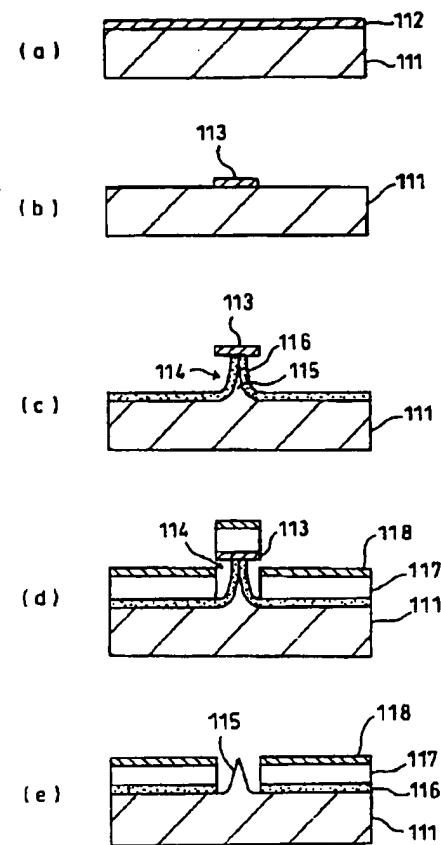
【図16】



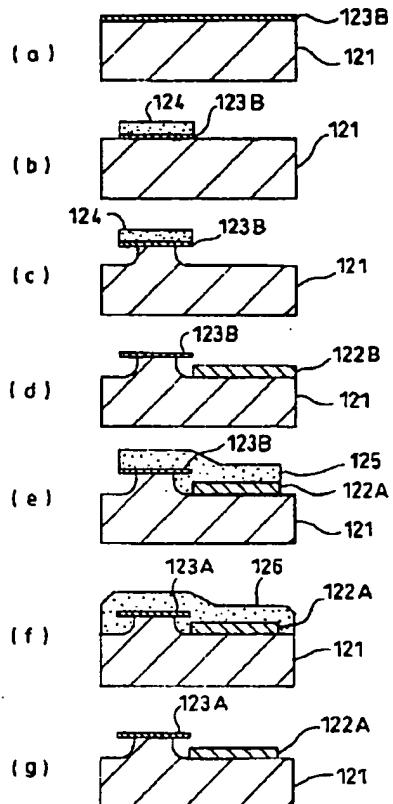
【図14】



【図15】



【図17】



【図18】

